

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-223925

(43)公開日 平成8年(1996)8月30日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 7/48		9181-5H	H 0 2 M 7/48	F
H 0 2 P 5/00			H 0 2 P 5/00	B
	1 0 1			1 0 1 E

審査請求 有 請求項の数 2 O L (全 6 頁)

(21)出願番号 特願平7-27840

(22)出願日 平成7年(1995)2月16日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 山 倫章

京都市右京区西院溝崎町21番地 ローム株式会社社内

(72)発明者 中桐 康二

京都市右京区西院溝崎町21番地 ローム株式会社社内

(72)発明者 橋本 慎一

京都市右京区西院溝崎町21番地 ローム株式会社社内

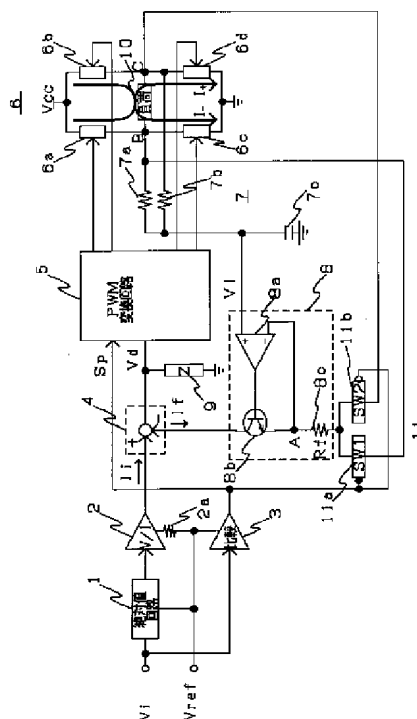
(74)代理人 弁理士 佐野 静夫

(54)【発明の名称】 負荷の駆動装置

(57)【要約】

【目的】 駆動トランジスタのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えた負荷の駆動装置を提供することを目的とする。

【構成】 入力信号  $V_i$  は絶対値回路1において極性を除去され、入力  $V/I$  回路2で電流  $I_i$  に変換される。一方、入力信号  $V_i$  は比較器3において駆動すべき極性を示す極性信号  $S_p$  に変換される。電流  $I_i$  は減算器4において帰還  $V/I$  回路8の出力と減算され、 $I/V$  回路9によって電圧化される。PWM変換回路は極性信号  $S_p$  とこの  $I/V$  回路9の出力によって駆動回路6の駆動すべきトランジスタ6a~6dのペアを決定する。ここで、帰還電流  $I_f$  は、駆動電圧検出回路7の出力を電流に変換して生成される。このとき、電流変換のグラウンド電位点を切り換え回路11によって極性信号  $S_p$  によって負荷10の両端B点或いはC点を選ぶ。



1

## 【特許請求の範囲】

【請求項1】 負荷にPWM信号を供給する駆動手段と、

この負荷の一端から抽出した電圧をトランジスタを介して実質的なグランド電位点に接続し、この抽出した電圧を電流に変換する電圧電流変換手段と、

この変換した電流を用いて上記PWM信号のパルス幅を制御する制御手段と、を備え、上記グランド電位点は上記負荷と上記駆動手段の接続点との間を結ぶ点であることを特徴とする負荷の駆動装置。

【請求項2】 上記駆動手段は駆動すべき極性に応じてオン・オフする上記負荷の両端に接続されたトランジスタであって、この極性に同期して上記実質的なグランド電位点を切り換えることを特徴とする請求項1に記載の負荷の駆動装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、スピーカ、アクチュエータやボイスコイル型のモータなどの負荷を駆動する負荷の駆動装置に関する。

【0002】

【従来の技術】近年、電池を電源とした単電源仕様の携帯型機器が多数発売されている。これらの機器は低消費電力を達成するためにパルス幅変調（以下「PWM」と略す）駆動がなされることが多い。例えば、ポータブル・コンパクトディスク（以下「CD」と略す）プレーヤやミニディスク（以下「MD」と略す）プレーヤなどがその好例である。

【0003】これらは、機構駆動系統がフォーカス・アクチュエータ、トラッキングアクチュエータ、光ピックアップの送りモータ、CDやMDを回転させるためのスピンドル・モータの4種類があり、コンパクトカセットプレーヤのようにキャプスタンモータ1個で済むものとは、その消費電力が自ずと大きくなってしまふ。

【0004】そこで、アナログ値による連続駆動では、電池寿命が著しく下がるので、上述のPWM駆動が多用されている。このような従来のPWM駆動回路の一例を説明する。

【0005】図2は、従来の負荷の駆動装置の構成を示すブロック図である。同図において、1は絶対値回路、2は入力電圧電流変換回路（以下「入力V/I回路」と略す）、3は比較器、4は減算器、5はPWM変換回路、6は駆動回路、7は駆動電圧検出回路、8は帰還V/I回路、9は電流電圧変換回路（以下「I/V回路」と略す）、10は負荷である。以上のように構成された従来の負荷の駆動装置につき、以下にその動作を説明する。

【0006】基準電圧V<sub>ref</sub>はそれぞれ絶対値回路1、入力V/I回路2と比較器3に供給されており、入力電圧V<sub>i</sub>が片電源仕様であるので、その零レベルを示

2

している。絶対値回路1は入力信号V<sub>i</sub>の極性を基準電圧V<sub>ref</sub>を中心に消滅させ、入力V/I回路2に送る。入力V/I回路2では付属の抵抗器2aで決まる電圧電流変換利得でこの入力信号の絶対値|V<sub>i</sub>|を電流I<sub>i</sub>に変換する。一方、比較器3は、入力信号V<sub>i</sub>の極性に応じた2値信号S<sub>p</sub>を出力する。

【0007】電流I<sub>i</sub>は減算器4において帰還V/I回路8の出力する帰還電流I<sub>f</sub>との間の差を取り、I/V回路9の持つ複素インピーダンスによって電圧V<sub>d</sub>に変換される。これら電圧V<sub>d</sub>と信号S<sub>p</sub>は、PWM変換回路5において所定の幅のパルスに変換され駆動回路6におけるトランジスタ6a~6dのうち、トランジスタ6aと6dが同時にオンし、正の駆動電流I<sub>+</sub>を、またはトランジスタ6bと6cが同時にオンし負の駆動電流I<sub>-</sub>のいずれかを負荷10に供給する。

【0008】このとき、負荷に流れた駆動電流I<sub>+</sub>またはI<sub>-</sub>によって負荷10の両端に生じた電圧降下は、駆動電圧検出回路7を構成する抵抗器7aと7bで検出され、コンデンサ7cとで決まる時定数で平滑されて帰還V/I回路8を構成する差動増幅器8aの正入力端子に電圧V<sub>l</sub>が与えられる。

【0009】この帰還V/I回路8における差動増幅器8aは、アナログ動作させるトランジスタ8bによって生じるベース-エミッタ間の動作電圧V<sub>BE</sub>を差動増幅器8aの利得分の1に圧縮するためのものである。これにより、事実上、電圧V<sub>l</sub>と同じ電圧値が抵抗値R<sub>f</sub>の抵抗器8cのA端子に現れ、帰還電流I<sub>f</sub>は、V<sub>l</sub>/R<sub>f</sub>となる。この帰還電流I<sub>f</sub>が入力電流I<sub>i</sub>と一致するようにPWM変換回路の出力するパルス幅が増減して負帰還されるものである。

【0010】

【発明が解決しようとする課題】しかしながら、以上のような従来の負荷の駆動装置には、次のような問題点があった。すなわち、抵抗器8cはグランド電位点に繋がれているが、負荷10に発生する電圧はトランジスタ6cもしくは6dを介してグランド点につながれるものであり、現実の回路においてはトランジスタ6cあるいは6dの飽和電圧V<sub>sat</sub>を有しており、特に集積回路ではその値が同じプロセスでも駆動電流I<sub>+</sub>もしくはI<sub>-</sub>によって大きく左右されるという問題点がある。

【0011】また、トランジスタ6cあるいは6dの導通抵抗値は0ではなく、通常数Ωを有しており、負荷が10Ω前後の場合には無視できなくなるという問題点がある。ここでいう負荷は、純抵抗負荷ではなく、前述のように制御対象たるアクチュエータなどであるから、その構造は図示しないが、磁界の中に置かれた巻線である。したがって、フレミングの法則から、感度はその駆動電流I<sub>+</sub>あるいはI<sub>-</sub>によって左右されるのであり、それが導通抵抗のばらつきなどによって変化したのでは、利得のばらつきになってしまうという問題点がある。

【0012】本発明は上記問題点を鑑み成されたものであり、駆動トランジスタのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えた負荷の駆動装置を提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するために、本発明の負荷の駆動装置は、請求項1では、負荷にPWM信号を供給する駆動手段と、この負荷の一端から抽出した電圧をトランジスタを介して実質的なグランド電位点に接続し、この抽出した電圧を電流に変換する電圧電流変換手段と、この変換した電流を用いて上記PWM信号のパルス幅を制御する制御手段とを備え、上記グランド電位点は上記負荷と上記駆動手段の接続点との間を結ぶ点であることを特徴とするものである。

【0014】また、請求項2では、上記駆動手段は駆動すべき極性に応じてオン・オフする上記負荷の両端に接続されたトランジスタであって、この極性に同期して上記実質的なグランド電位点を切り換えることを特徴とするものである。

【0015】

【作用】上記した構成により、請求項1では、負荷に駆動手段からPWM信号を供給し、電圧電流変換手段において、この負荷の一端から抽出した電圧をトランジスタを介して実質的なグランド電位点に接続し、この抽出した電圧を電流に変換し、制御手段が、この変換した電流を用いて上記PWM信号のパルス幅を制御する。このとき、上記グランド電位点は上記負荷と上記駆動手段の接続点との間を結ぶ点とするので、駆動トランジスタのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えることとなる。

【0016】また、請求項2では、駆動手段は駆動すべき極性に応じてオン・オフする上記負荷の両端に接続されたトランジスタであって、この極性に同期して上記実質的なグランド電位点を切り換えるので、駆動トランジスタのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えることとなる。

【0017】

【実施例】以下、本発明の一実施例について、図面を参照しながら説明する。図1は本発明の一実施例における負荷の駆動装置のブロック略図を示すものである。図1において、絶対値回路1、入力V/I回路2、比較器3、減算器4、PWM変換回路5、駆動回路6、駆動電圧検出回路7、帰還I/V回路8、I/V回路9、負荷10は、従来例におけるそれらと同一であり、詳しい説明は省略する。11は切り換え回路であり、極性信号Spによって制御される。以上のように構成された本発明の信号処理装置につき、以下にその動作を説明する。

【0018】第1のスイッチ（以下「第1のSW」と略す）11aは比較器3の出力が論理“0”のときオンし、第2のスイッチ（以下「第2のSW」と略す）11

bは比較器3の出力が論理“1”のときオンする。

「●」印と「○」印はこの違いを示すものである。第1のSW11aは負荷10のB端子に接続され、第2のSW11bは負荷10のC端子に接続されている。

【0019】さて、このような入力信号Viの極性、即ち極性信号Spの論理値に応じて抵抗器8cのグランド電位点を切り換えるのは、従来例において説明したように、トランジスタ6a～6dがこの極性信号Spによって同期運転するため、トランジスタ6aと6dがオンする時にはC点から、またトランジスタ6bと6cがオンする時にはB点からグランド電位点を得ることにより、トランジスタ6cと6dの飽和電圧や導通抵抗を事実上無視する事ができるものである。

【0020】このような第1のSW11aとしては、図2の(a)～(d)に示すような回路構成が考えられる。まず、図2の(a)のようにNPNトランジスタを、図2の(b)のようにMOSトランジスタをそれぞれ極性信号Spによって開閉してもよい。または図2の(c)のようにNPNトランジスタとPNPトランジスタを組み合わせ、V<sub>BE</sub>の電圧降下をキャンセルしたエミッタフォロワ構成として初段のPNPトランジスタの負荷電流源を極性信号Spで制御してもよい。或いは更に図2の(d)のように動作・非動作を切り換え可能な差動増幅器を用いてもよい。なお、第2のSW11bにおいても全く同様の回路構成で実現できる。

【0021】以上のように本実施例によれば、駆動回路6の下側のトランジスタ6cと6dを介して負荷10に印加される駆動電圧を検出するのではなく、図1上のB点或いはC点からその駆動極性に依りて負荷10に加わる電圧を検出するので、下側のトランジスタ6cおよび6dの飽和電圧V<sub>sat</sub>や導通抵抗を無視する事ができる。これにより駆動トランジスタ6cと6dのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えることができる。

【0022】なお、以上の説明では駆動回路を単にトランジスタと呼んだが、バイポーラ・トランジスタでもよいし、MOSトランジスタでもよい。その他本発明は上記実施例に限定されるものではなく、種々変形実施可能である。

【0023】

【発明の効果】以上のように本発明によれば、請求項1では、負荷に駆動手段からPWM信号を供給し、電圧電流変換手段において、この負荷の一端から抽出した電圧をトランジスタを介して実質的なグランド電位点に接続し、この抽出した電圧を電流に変換し、制御手段が、この変換した電流を用いて上記PWM信号のパルス幅を制御する。このとき、上記グランド電位点は上記負荷と上記駆動手段の接続点との間を結ぶ点とするので、駆動トランジスタのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えるという効果がある。

5

6

【0024】また、請求項2では、駆動手段は駆動すべき極性に応じてオン・オフする上記負荷の両端に接続されたトランジスタであって、この極性に同期して上記実質的なグランド電位点を切り換えるので、駆動トランジスタのばらつきによる負荷駆動のオフセットのばらつきや利得のばらつきを抑えるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施例に係る負荷の駆動装置の構成を示すブロック略図である。

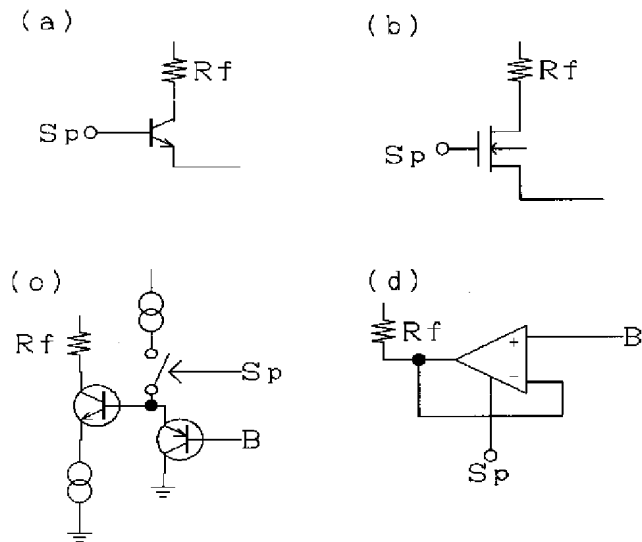
【図2】 同実施例における第1のSWの具体的構成を示す回路図である。 10

【図3】 本発明の従来例に係る負荷の駆動装置の構成を示すブロック略図である。

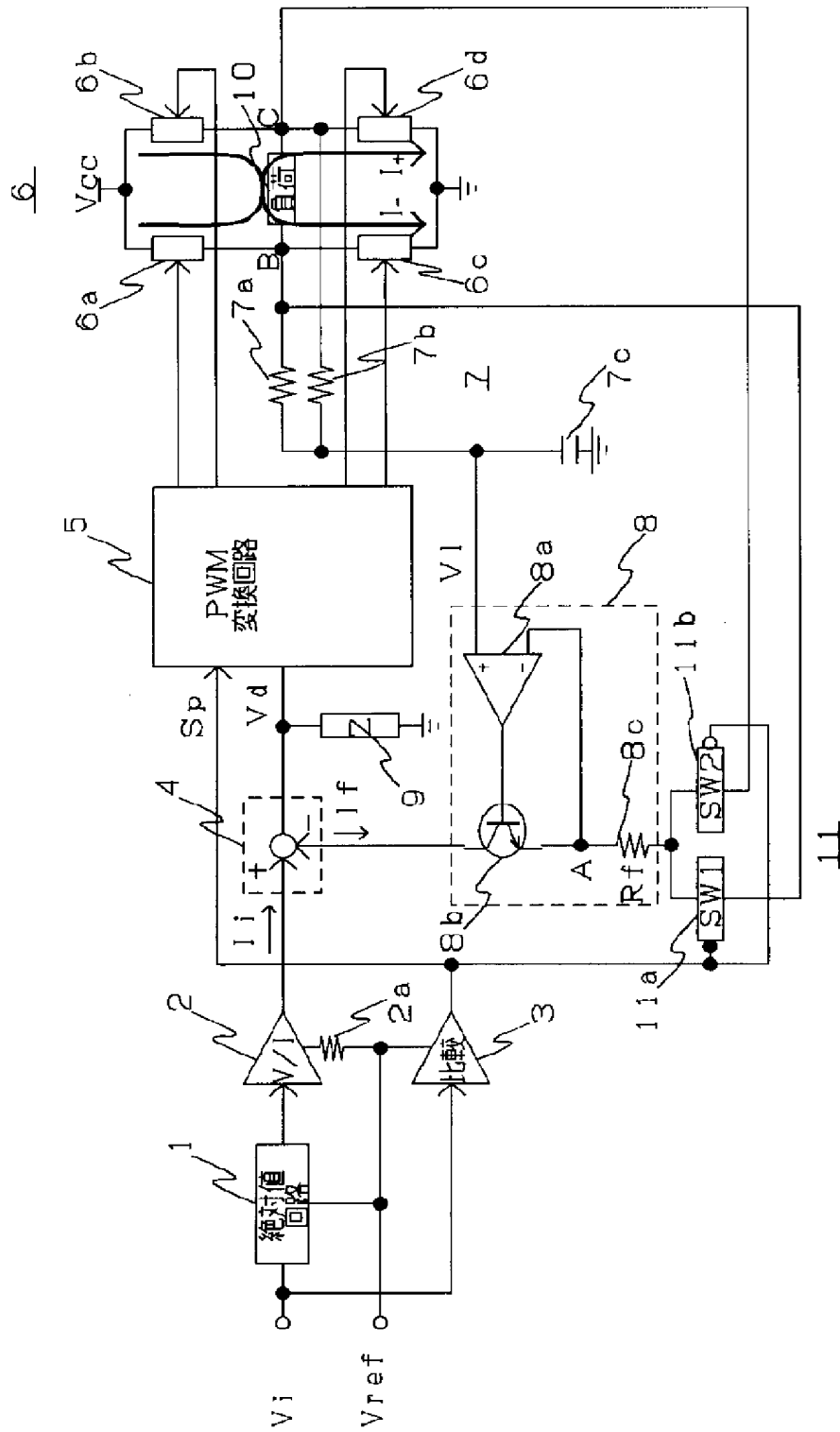
【符号の説明】

- 1 絶対値回路
- 2 入力V/I回路
- 3 比較器
- 4 減算器
- 5 PWM変換回路
- 6 駆動回路
- 7 駆動電圧検出回路
- 8 帰還V/I回路
- 9 I/V回路
- 10 負荷
- 11 切り換え回路

【図2】



【図 1】







## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08223925 A**(43) Date of publication of application: **30.08.96**

(51) Int. Cl.

**H02M 7/48****H02P 5/00****H02P 5/00**(21) Application number: **07027840**(22) Date of filing: **16.02.95**(71) Applicant: **ROHM CO LTD**(72) Inventor: **YAMA TOMOAKI  
NAKAGIRI KOJI  
HASHIMOTO SHINICHI**(54) **LOAD DRIVE APPARATUS**

## (57) Abstract:

**PURPOSE:** To provide a load drive apparatus by which an irregularity in the offset of a load drive operation due to an irregularity in a drive transistor and an irregularity in a gain are suppressed.

**CONSTITUTION:** The polarity of an input signal  $V_i$  is removed in an absolute value circuit 1, and the input signal is converted into a current  $I_i$  by an input  $V/I$  circuit 2. On the other hand, the input signal  $V_i$  is converted into a polarity signal  $S_p$  indicating a polarity to be driven in a comparator 3. The current  $I_i$  is subtracted from the output of a feedback  $V/I$  circuit 8 in a subtractor 4, and it is changed into a voltage by an  $I/V$  circuit 9. A PWM conversion circuit decides pairs of transistors 6a to 6d driven by a drive circuit 6 on the basis of the polarity signal  $S_p$  and of the output of the  $I/V$  circuit 9. At this time, a feedback current  $I_f$  is generated by converting the output of a drive voltage detection circuit 7 into a current. At this time, as a ground neutral point for a current conversion operation, a point B or a point C at both ends of a load is selected by a changeover circuit 11 on the basis of the

polarity signal  $S_p$ .

COPYRIGHT: (C)1996 JPO

